

# BEST AVAILABLE COPY

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-098529

(43)Date of publication of application : 03.04.2003

(51)Int.Cl. G02F 1/1337

(21)Application number : 2002-206367

(71)Applicant : SEMICONDUCTOR ENERGY LAB CO LTD

(22)Date of filing : 16.07.2002

(72)Inventor : HIRAKATA YOSHIHARU  
ISHITANI TETSUJI

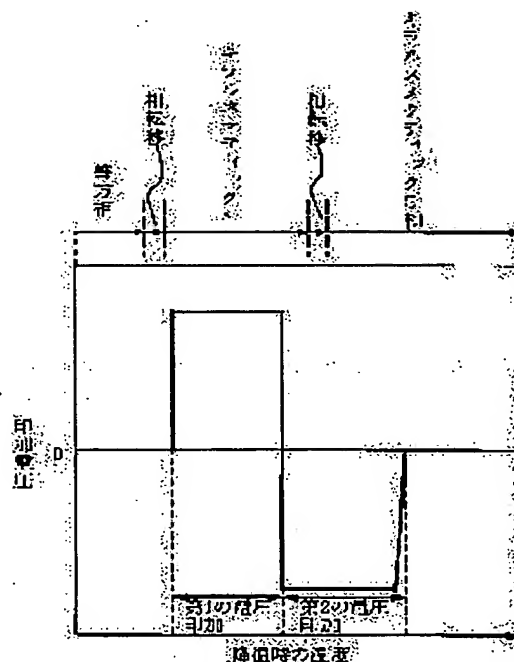
(30)Priority

Priority number : 2001215304 Priority date : 16.07.2001 Priority country : JP

**(54) METHOD FOR FABRICATING LIQUID CRYSTAL DISPLAY DEVICE****(57)Abstract:**

**PROBLEM TO BE SOLVED:** To provide a method for monostabilizing a state so as to eliminate an alignment defect by solving a problem of appearance of the alignment defect subsequent to monostabilization, for example, the alignment defect resulting in appearance of two states in a case of no voltage application, inherent in a conventional monostabilization method.

**SOLUTION:** The method for solving the problem comprises applying a first voltage to a liquid crystal from a temperature of a chiral nematic phase state or of an isotropic phase state as shown in the figure 1 and applying a second voltage with polarity reverse of, and with a magnitude identical to, the first voltage to the liquid crystal at a temperature higher than that to start a phase transition between the chiral nematic phase and a chiral smectic phase, for example, a chiral smectic C phase in carrying out monostabilization treatment.

**LEGAL STATUS**

[Date of request for examination] 18.03.2005

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision]

of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-98529

(P2003-98529A)

(43) 公開日 平成15年4月3日(2003.4.3)

| (51) Int.Cl.   | 識別記号  | F I            | ターミナル(参考)       |
|----------------|-------|----------------|-----------------|
| G 0 2 F 1/1337 | 5 1 0 | G 0 2 F 1/1337 | 5 1 0 2 H 0 9 0 |

審査請求 未請求 請求項の数12 O L (全 17 頁)

(21) 出願番号 特願2002-206367(P2002-206367)  
(22) 出願日 平成14年7月16日(2002.7.16)  
(31) 優先権主張番号 特願2001-215304(P2001-215304)  
(32) 優先日 平成13年7月16日(2001.7.16)  
(33) 優先権主張国 日本(J P)

(71) 出願人 000153878 株式会社半導体エネルギー研究所  
神奈川県厚木市長谷398番地  
(72) 発明者 平形 吉晴  
神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内  
(72) 発明者 石谷 哲二(J P)  
神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内  
Fターム(参考) 2H090 HB08Y HC06 KA14 LA04  
MA02 MB01 MB13 MB14

(54) 【発明の名称】 液晶表示装置の作製方法

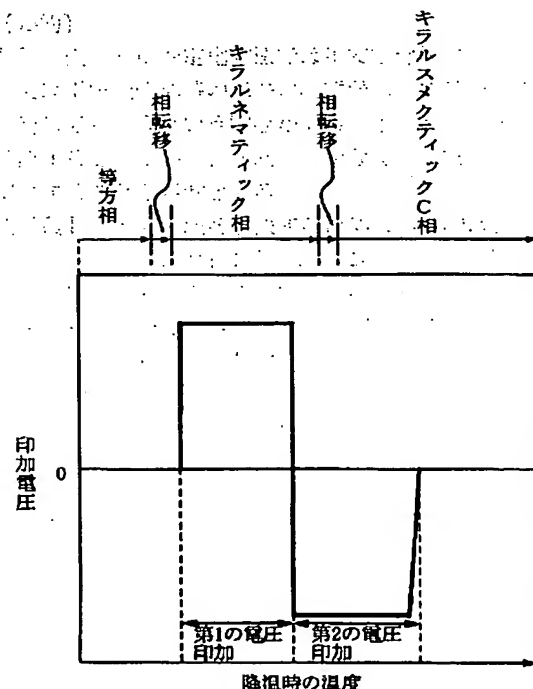
(57) 【要約】

【課題】 従来の単安定化方法では単安定化後に配向不良、例えば電圧無印加時の二つの状態が出現する配向不良が出現してしまうという問題がある。本発明は上記問題を解決するものであり、配向不良をなくす単安定化方法を提供することを目的とする。

【解決手段】 上記問題を解決するために本発明は、単安定化処理を行う際、図1に示すようにキラルネマティック相または等方相から第1の電圧を印加し、キラルネマティック相とキラルスメクティック相、例えばキラルスメクティックC相との相転移を開始する温度より高い温度で第1の電圧とは逆極性で大きさの等しい第2の電圧を印加することを特徴としている。

(54) 【発明の名称】 液晶表示装置の作製方法

(57) 【要約】



## 【特許請求の範囲】

【請求項1】キラルスメクティック相を有する液晶を注入後、前記液晶に電圧を印加し前記液晶の配向を単安定化する工程を有する液晶表示装置の作製方法において、キラルネマティック相-キラルスメクティック相転移を開始する温度より高い温度において第1の電圧を印加し、その後前記第1の電圧を前記第1の電圧と異なる極性の第2の電圧を印加し、前記第2の電圧を印加したままキラルスメクティック相を示す温度まで冷却することを特徴とする液晶表示装置の作製方法。

【請求項2】キラルスメクティックC相を有する液晶を注入後、前記液晶に電圧を印加し前記液晶の配向を単安定化する工程を有する液晶表示装置の作製方法において、キラルネマティック相-キラルスメクティックC相転移を開始する温度より高い温度において第1の電圧を印加し、その後前記第1の電圧を前記第1の電圧と異なる極性の第2の電圧を印加し、前記第2の電圧を印加したままキラルスメクティックC相を示す温度まで冷却することを特徴とする液晶表示装置の作製方法。

【請求項3】相系列が高温側から等方相-キラルネマティック相-キラルスメクティックC相を有する液晶を用い、キラルネマティック相-キラルスメクティックC相転移を開始する温度より高い温度において第1の電圧を印加し、その後前記第1の電圧を前記第1の電圧と異なる極性の第2の電圧を印加し、前記第2の電圧を印加したままキラルスメクティックC相を示す温度まで冷却することを特徴とする液晶表示装置の作製方法。

【請求項4】キラルスメクティック相を有する液晶を注入後、前記液晶に電圧を印加し前記液晶の配向を単安定化する工程を有する液晶表示装置の作製方法において、等方相もしくはキラルネマティック相を示す温度で第1の電圧を印加しながら前記液晶を冷却し始め、キラルネマティック相-キラルスメクティック相転移を開始する温度より高い温度で前記第1の電圧を前記第1の電圧と異なる極性の第2の電圧を印加し、キラルスメクティック相を示す温度まで冷却することを特徴とする液晶表示装置の作製方法。

【請求項5】キラルスメクティックC相を有する液晶を注入後、前記液晶に電圧を印加し前記液晶の配向を単安定化する工程を有する液晶表示装置の作製方法において、等方相もしくはキラルネマティック相を示す温度で第1の電圧を印加しながら前記液晶を冷却し始め、キラルネマティック相-キラルスメクティックC相転移を開始する温度より高い温度で前記第1の電圧を前記第1の電圧と異なる極性の第2の電圧を印加し、キラルスメクティックC相を示す温度まで冷却することを特徴とする液晶表示装置の作製方法。

【請求項6】相系列が高温側から等方相-キラルネマティック相-キラルスメクティックC相を有する液晶を用い、等方相もしくはキラルネマティック相を示す温度で

第1の電圧を印加しながら前記液晶を冷却し始め、キラルネマティック相-キラルスメクティックC相転移を開始する温度より高い温度で前記第1の電圧を前記第1の電圧と異なる極性の第2の電圧を印加し、キラルスメクティックC相を示す温度まで冷却することを特徴とする液晶表示装置の作製方法。

【請求項7】請求項1乃至6のいずれか一項において、前記第1の電圧と前記第2の電圧とは直流電圧であることを特徴とする液晶表示装置の作製方法。

10 【請求項8】請求項1乃至7のいずれか一項において、前記第1の電圧と前記第2の電圧の絶対値は、電圧-透過率特性において透過率の最大値の50%以上となる電圧値であることを特徴とする液晶表示装置の作製方法。

【請求項9】請求項1乃至7のいずれか一項において、前記第1の電圧と前記第2の電圧の絶対値は、電圧-透過率特性において透過率の最大値の90%以上となる電圧値であることを特徴とする液晶表示装置の作製方法。

20 【請求項10】請求項1乃至9のいずれか一項において、少なくとも前記キラルスメクティック相または前記キラルスメクティックC相への相転移が終了した後に、前記第2の電圧の絶対値を小さくすることを特徴とする液晶表示装置の作製方法。

【請求項11】請求項10において、少なくとも前記相転移が終了する温度から室温に冷却するまでに前記第2の電圧の絶対値を零にすることを特徴とする液晶表示装置の作製方法。

30 【請求項12】請求項1乃至11のいずれか一項において、前記液晶表示装置は、マトリクス状に配置された画素電極と、前記画素電極に接続するトランジスタと、前記画素電極と前記液晶を介して配置された共通電極とを有し、前記画素電極と前記共通電極の間にて前記第1の電圧及び前記第2の電圧を付与することを特徴とする液晶表示装置の作製方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する分野】本発明は、液晶表示装置の作製方法に関する。より詳細にはスメクティック相を有する液晶、例えば強誘電性液晶を用いた液晶表示装置の作製方法に関する。

## 40 【0002】

【従来の技術】液晶表示装置は、薄型、軽量で低消費電力駆動が可能であるという利点から、フラットパネルディスプレイとしての需要が伸びてきている。これまで、ネマティック液晶を利用したTNモードを採用したアクティブマトリクス型の液晶表示装置では視野角の狭さと応答速度の遅さという問題があった。

50 【0003】近年、視野角の問題に対しては、観測者が表示を見たときに、広範囲に同じ屈折率の媒体をどうして映像を観察するように調整するフィルムを付加し、階調反転や色ズレ等の視野角特性の改善を図ったり、液晶

の配向方向を複数分割して視野特性を改善する等の方法が実用化され、効果を上げている。

【0004】しかしながら、ネマティック液晶の応答速度に関しては十分な特性が得られていない。液晶材料の粘性等の見直しにより十数ms程度までの改善が図られているが、まだ動画等への応用には改良を要する。

【0005】ネマティック液晶より応答速度の速い液晶モードとして、クラーク及びラガーヴァルにより提案された強誘電性液晶 (Ferroelectric Liquid Crystal: FLC) を用いた液晶表示装置 (特開昭56-107216) がある。このFLCは図12 (A) に示すように液晶分子201の長軸方向に垂直な自発分極202を有しており、この自発分極が応答に寄与するため、誘電率異方性を利用してネマティック液晶よりも一桁から二桁応答速度が速いことが知られている。

【0006】さらに、FLCは電圧の印加によって仮想的なコーン上を運動することから面内運動が可能となる。したがって視野角特性においても、IPS (In Plane Switching) モードと同様に、特別な工程の追加や、フィルム等の付加物を用いなくても良好な特性が得られる。

【0007】このFLCをディスプレイとして応用する場合、2枚の基板の間隔を薄くすることにより、基板間のFLC分子は基板の上側から見たとき、コーンの左右どちらかに安定状態をもつ性質、つまり双安定性を利用して表面安定化強誘電性液晶 (Surface Stabilized FLC: SSFLC) ディスプレイとして使用できる。このときのFLC分子のポテンシャルエネルギーは横軸をc-ダイレクター203の方位角 $\Psi$ 204とすると図12 (B) のようになる。このように、2箇所ポテンシャルエネルギーが最小値を持つので2つの安定状態、つまり双安定状態をとる。

【0008】しかしながら、この双安定状態では2状態間でのスイッチングしか行えないので片方の安定状態に偏光子を合わせ、それに垂直に検光子を置いたときの電圧に対する透過光は白黒の2値表示しか行うことができず、中間調の表示が困難という問題があった。

【0009】この問題を解決する方法として2つの方法が報告されている。例えば駆動方法を変える方法で、画素面積分割階調、時分割階調など、あるいはこれらの組み合わせによるデジタル階調表示法の方法である。

【0010】デジタル階調表示による方法は、グレー表示における強誘電性あるいは反強誘電性液晶材料の温度変化による光学特性の変化の影響を受け難い駆動方式といえる。画素面積分割階調方式では、重みをつけ分割した面積からなる画素電極を選択することにより階調を実現するためであり、時分割階調方式では重みをつけて画素を通過する光の時間を制御するためである。

【0011】しかし、この反面、画素面積分割階調方式では、1画素を複数の領域に分けるため制御する回路や占有面積が増加する。このため実現できる階調数に限界

があり、高精細化が困難でもある。時分割階調方式では、光を透過させる時間を変化させて階調を得るため、1枚の映像を表示する時間内に、複数のサブフレームを用意し制御する必要がある。このため映像を制御するための周辺回路は高速に動作することが要求される。

【0012】デジタル駆動方式では、どちらの方法においても映像を分割するための複雑なハードウェアやソフトウェアが必要となり、回路の増加、動作周波数の高速化が要求され、消費電力の増加となるだけでなくコストの増加につながる。

【0013】もう1つの方法は単安定性のFLCを用いることである。この方法の1つに相系列が、等方-キラルネマティック相-キラルスメクティックC相を示すFLCを用いる方法が報告されている。図13はこのFLCの相系列と液晶分子の配向との関係を示したものである。この液晶では図13に示すように等方相211またはキラルネマティック相212からキラルスメクティックC相213へと冷却させると、電圧無印加時ではキラルスメクティックC相へ転移すると層構造が形成されると同時にFLC分子が傾く。そのとき層の法線214、215はラビング方向216に対し左右対称の二つの状態をとり、FLC分子217はラビング方向から左右わずかに傾いたところで安定状態となる。一方、少なくともキラルネマティック相からキラルスメクティックC相へと相転移をするときに図14に示すような直流電圧を印加する単安定化処理を施すことによって一様配向が得られ、層の法線218は1方向に向き、FLC分子219は安定方向がほぼラビング方向216となる単安定性を示す。このように、少なくともキラルネマティック相からキラルスメクティックC相への相転移において直流電圧を印加しながら冷却し、単安定化する処理の方法は特開2001-81466に記載されている。

【0014】このような単安定FLCモードは、FLC分子のポテンシャルエネルギーが図15に示すように安定状態が1つしかないので、単安定化処理時の直流電圧と逆極性の電圧を印加すると液晶分子は傾き、電圧を除去すると元の安定状態へ戻る。この傾き角は印加電圧の強度により制御できるのでアナログ階調が可能である。一方、単安定化処理方向に電圧を印加するとコーンのほぼ端が安定状態なので液晶分子はほとんど動くことはない。

【0015】したがってFLC分子の単安定方向に偏光子を合わせ、これに垂直な方向に検光子を置いた状態での電圧-透過率特性は図16に示すような片方の極性では暗状態を示し、逆の極性では印加電圧の大きさに応じて透過光強度が大きくなるHalf-V字型の曲線となる。このようなHalf-V字型の単安定FLCモードはCDR (Continuous Director Rotation) -FLCモードと言われている。

【0016】このCDR-FLCモードは広視野角で高速応答を有する液晶表示装置となることが期待されている。また、高速応答という利点を活かしてカラー表示方式の一

つである、人間の目が感知できない程度の時間間隔で、R、G、Bを順次点滅させる時間混合法を用いたフィールドシーケンシャル方式での応用も期待されている。

【0017】この方式はグレー表示等の階調表示を実現する場合、デジタル階調表示方式に比べて、強誘電性あるいは反強誘電性液晶材料の温度変化による光学特性の変化の影響を受け易い欠点はあるが、構成が簡単となり回路規模が小さくできることや、映像データの加工も簡単で、比較的高精細の表示装置が安価にできるという特徴がある。

【0018】さらに、Half-V字形の電気光学応答特性を利用し、映像表示期間と黒表示期間を繰り返し表示することにより、動画表示をする場合に動画ボケといわれる移動するものの輪郭が不明瞭になる不具合に対して有効である。従来の液晶の表示パネルが次のフレームの表示サイクルまで同一の映像をホールドしているのに対して、この方式では、映像の表示の間に黒が表示され前の表示がリセットされるためである。

【0019】このため、表示のちらつきを抑えるために、この方式では少なくとも2倍程度の周波数で動かす必要がある。通常1フレームを16.6msで表示するとすると、この方式では、映像表示に8.3msのサブフレームと、黒表示に8.3msのサブフレームで動かすとよい。

【0020】つまり、液晶の応答速度は、画素への書き込み時間も考慮すると4ms以下、より好ましくは1ms以下が必要となる。これは、現在のネマティック系の液晶材料での実現は困難である。

【0021】

【発明が解決しようとする課題】高精細化を含めて、動画に対する対応を考えた場合、上記のHalf-V字特性を利用することが望ましい。これを実現するためには配向制御の難しい自発分極を有する液晶材料を、欠陥なく均一に配向させ、かつ単安定化する必要がある。

【0022】しかしながら、単安定化をするときに液晶に直流電圧を加えると、配向膜と液晶の界面に電荷が蓄積されて、液晶の配向に悪影響を及ぼす。とくに、FLCなどの自発分極を有する液晶は、電荷の蓄積による配向への影響が大きい。

【0023】したがって、図14に示すような従来の単安定化方法では単安定化後に配向不良、例えば図13に示す電圧無印加時の二つの状態が出現する配向不良が出現してしまうという問題がある。本発明は上記問題を解決するものであり、配向不良をなくす単安定化方法を提供することを目的とする。

【0024】

【課題を解決するための手段】上記問題を解決するために本発明は、単安定化処理を行う際、図1に示すようにキラルネマティック相または等方相から第1の電圧を印加し、キラルネマティック相とキラルスメクティック

相、例えばキラルスメクティックC相との相転移を開始する温度より高い温度で第1の電圧とは逆極性で大きさの等しい第2の電圧を印加することを特徴としている。

【0025】つまり、本発明は以下の構成を有する。

【0026】キラルスメクティック相を有する液晶を注入後、前記液晶に電圧を印加し前記液晶の配向を単安定化する工程を有する液晶表示装置の作製方法において、キラルネマティック相-キラルスメクティック相転移を開始する温度より高い温度において第1の電圧を印加し、その後前記第1の電圧を前記第1の電圧と異なる極性の第2の電圧を印加し、前記第2の電圧を印加したままキラルスメクティック相を示す温度まで冷却することを特徴とする液晶表示装置の作製方法。

【0027】キラルスメクティックC相を有する液晶を注入後、前記液晶に電圧を印加し前記液晶の配向を単安定化する工程を有する液晶表示装置の作製方法において、キラルネマティック相-キラルスメクティックC相転移を開始する温度より高い温度において第1の電圧を印加し、その後前記第1の電圧を前記第1の電圧と異なる極性の第2の電圧を印加し、前記第2の電圧を印加したままキラルスメクティックC相を示す温度まで冷却することを特徴とする液晶表示装置の作製方法。

【0028】相系列が高温側から等方相-キラルネマティック相-キラルスメクティックC相を有する液晶を用い、キラルネマティック相-キラルスメクティックC相転移を開始する温度より高い温度において第1の電圧を印加し、その後前記第1の電圧を前記第1の電圧と異なる極性の第2の電圧を印加し、前記第2の電圧を印加したままキラルスメクティックC相を示す温度まで冷却することを特徴とする液晶表示装置の作製方法。

【0029】キラルスメクティック相を有する液晶を注入後、前記液晶に電圧を印加し前記液晶の配向を単安定化する工程を有する液晶表示装置の作製方法において、等方相もしくはキラルネマティック相を示す温度で第1の電圧を印加しながら前記液晶を冷却し始め、キラルネマティック相-キラルスメクティック相転移を開始する温度より高い温度で前記第1の電圧を前記第1の電圧と異なる極性の第2の電圧を印加し、キラルスメクティック相を示す温度まで冷却することを特徴とする液晶表示装置の作製方法。

【0030】キラルスメクティックC相を有する液晶を注入後、前記液晶に電圧を印加し前記液晶の配向を単安定化する工程を有する液晶表示装置の作製方法において、等方相もしくはキラルネマティック相を示す温度で第1の電圧を印加しながら前記液晶を冷却し始め、キラルネマティック相-キラルスメクティックC相転移を開始する温度より高い温度で前記第1の電圧を前記第1の電圧と異なる極性の第2の電圧を印加し、キラルスメクティックC相を示す温度まで冷却することを特徴とする液晶表示装置の作製方法。

【0031】相系列が高温側から等方相-キラルネマティック相-キラルスメクティックC相を有する液晶を用い、等方相もしくはキラルネマティック相を示す温度で第1の電圧を印加しながら前記液晶を冷却し始め、キラルネマティック相-キラルスメクティックC相転移を開始する温度より高い温度で前記第1の電圧を前記第1の電圧と異なる極性の第2の電圧を印加し、キラルスメクティックC相を示す温度まで冷却することを特徴とする液晶表示装置の作製方法。

【0032】前記各構成において、前記第1の電圧と前記第2の電圧とは直流電圧であることを特徴とする液晶表示装置の作製方法。

【0033】前記各構成において、前記第1の電圧と前記第2の電圧の絶対値は、電圧-透過率特性において透過率の最大値の50%以上となる電圧値であることを特徴とする液晶表示装置の作製方法。

【0034】前記各構成において、前記第1の電圧と前記第2の電圧の絶対値は、電圧-透過率特性において透過率の最大値の90%以上となる電圧値であることを特徴とする液晶表示装置の作製方法。

【0035】前記各構成において、少なくとも前記キラルスメクティック相または前記キラルスメクティックC相への相転移が終了した後に、前記第2の電圧の絶対値を小さくすることを特徴とする液晶表示装置の作製方法。

【0036】前記各構成において、少なくとも前記相転移が終了する温度から室温に冷却するまでに前記第2の電圧の絶対値を零にすることを特徴とする液晶表示装置の作製方法。

【0037】前記各構成において、前記液晶表示装置は、マトリクス状に配置された画素電極と、前記画素電極に接続するトランジスタと、前記画素電極と前記液晶を介して配置された共通電極とを有し、前記画素電極と前記共通電極の間にて前記第1の電圧及び前記第2の電圧を付与することを特徴とする液晶表示装置の作製方法。

【0038】この結果、液晶中の電荷の偏りをなくすることができ、良好な配向を得ることができる。

【0039】以上に示す本発明について、以下に示す実施例、実施形態にて詳細に説明する。なお、実施例、実施形態は適宜に組み合わせることが可能である。

【発明の実施形態】以下に本発明の実施形態の例を示す。

【0040】対向基板には遮光膜が形成されており、遮光膜上に透明導電膜が形成されている。透明導電膜は酸化インジウム錫（ITO）膜を用いることができる。

【0041】アクティブマトリクス基板と対向基板とに配向膜を形成し、配向処理をする。プレチルトが低い配向膜を用いると、強誘電性液晶の配向欠陥を抑えることができるので、プレチルトの値は2.0°以下、より好

ましくは1.0°以下が好ましい。

【0042】ここではポリイミドもしくはポリアミック酸系の配向膜材料を印刷法により形成、ベーク後、ラビング処理を採用したが、光配向処理を用いたり、無機膜を斜方蒸着したり、誘電体膜にイオンビームを照射して配向制御をしても良い。

【0043】散布スペーサは、ランダムに散布されるため、画素電極上にも配置される。このスペーサの周辺では、液晶の配向が乱れ、配向欠陥ができやすく光漏れの原因となる。したがって、所定の位置、たとえばTFT、ゲート配線またはソース配線の上方に感光性の樹脂をパターンニングして設けることが好ましい。これにより、液晶の欠陥が抑えられるだけでなく、黒レベルの表示が改善される。

【0044】さらに、良好な白レベルを得るためには、透過型表示装置の場合は、液晶材料の屈折率異方性の値にもよるが、スペーサの高さはセルギャップが1.4～2.0μmとなるように形成する。ここではセルギャップを1.8μmとした。散布スペーサやフォトリソ技術によるスペーサは欠陥の原因にもなるので、パネルの表示領域のサイズが1インチ以下程度であれば使用しないでセルギャップを形成しても良い。

【0045】次に、シール剤により対向基板とアクティブマトリクス基板を貼り合わせる。貼り合わせたときに、対向基板とアクティブマトリクス基板のラビング方向が互いに平行または反平行になるようにする。シール剤が硬化した後に、対向基板とアクティブマトリクス基板とを分断する。

【0046】続いて、液晶材料を注入する。本実施形態において使用する液晶材料は、等方相-キラルネマティック相-キラルスメクティックC相系列を有する強誘電性液晶材料である。この材料は、粘性率の低い材料が高速応答という点で望ましい。

【0047】液晶材料が注入されたことを確認し、UV硬化型の封止剤で注入口を封止する。なお、この封止は、この後に行う単安定化処理の後に行っても良い。

【0048】その後、強誘電性液晶の単安定化処理を図1のように行う。図1において横軸は温度であり、縦軸は印加電圧である。液晶の相系列は高温側から等方相、キラルネマティック相、キラルスメクティックC相である。

【0049】したがって、冷却していくうちに相転移が起こる。ここで相転移とは、温度などの変化によって物質が異なる相に移る現象をいい、数℃に渡って起こる。この相転移は示差走査熱量計や偏光顕微鏡観察などによって決定できる。示差走査熱量計で測定した場合、相転移時に発生する吸熱量、発熱量の差がピークとして表れる。このピークの温度幅は相転移の温度幅を示している。また、相転移を開始する温度とは、示差走査熱量測定において横軸を温度T、縦軸を吸熱量または発熱量qと



したときに、 $\Delta q/\Delta T < 0$  または  $\Delta q/\Delta T > 0$  となる最初の温度である。本実施形態では、単安定化処理を冷却しながら行うため、相転移を開始する温度は相転移温度のうち高温側の温度となる。

【0050】単安定化処理を行う上での最低限守るべき条件は、第2の電圧を印加する温度範囲と、第2の電圧の大きさである。

【0051】キラルネマティック相からキラルスメクティックC相への相転移する期間を経てキラルスメクティックC相の状態となる温度範囲において第2の電圧を印加する。なお、第2の電圧を印加する期間はできるだけ狭くするのが望ましい。これは液晶に直流電圧を長時間印加することを避けるためである。

【0052】また、第2の電圧の大きさは、単安定化を行うのに十分な電圧を印加する必要がある。この電圧が小さいと、層の法線はラビング方向に対し左右対称の二つの状態をとり、FLC分子はラビング方向から左右わずかに傾いたところで安定状態となるため液晶分子が一方向に配向できない。したがって、第2の電圧の大きさは電圧-透過率特性において透過率の最大値の少なくとも50%以上の透過率を示す電圧値、より好ましくは90%以上の透過率を示す電圧値とするとよい。実際のパネルでは液晶に印加する電圧の大きさは0~10V程度であるので、単安定化処理に印加する電圧もその間の電圧値と考えてよい。

【0053】単安定化処理は、キラルネマティック相または等方相から第1の電圧を印加しながら冷却を始める。第1の電圧を印加する温度は、等方相またはキラルネマティック相の温度であれば特に制限はない。ただし、第1の電圧を印加する温度範囲も、第2の電圧を印加する温度範囲と同様に、できるだけ狭い方がよい。かつ、液晶にかかる直流成分の偏りを抑えるため、第1の電圧を印加する温度範囲と第2の電圧を印加する温度範囲とは同程度が好ましい。

【0054】冷却時の温度勾配が大きいと欠陥の発生原因となるので、温度勾配は-3.0℃/min以下が好ましく、-1.0℃/min前後が特に好ましい。

【0055】第1の電圧の大きさは特に制限はないが、第2の電圧と同じ大きさの電圧が好ましい。

【0056】続いてキラルネマティック相-キラルスメクティックC相転移を開始する温度より高い温度で第1の電圧と異なる極性の第2の電圧を印加する。第2の電圧の印加をはじめる温度は、液晶に直流電圧を長時間印加することを避けるため、できるだけ相転移を開始する温度に近い温度が好ましい。例えば、キラルネマティック相とキラルスメクティックC相との相転移を開始する温度より高い温度、より好ましくは0.1℃~1℃高い温度から、第2の電圧の印加を開始するのが好ましい。そして、相転移後すぐに第2の電圧を除去する。このようにして、第2の電圧を印加する温度範囲をできるだけ

狭くする。

【0057】このとき、イオン性の不純物がパネルに混在していた場合、第2の電圧を突然除去すると逆起電力の影響によって配向不良を招く恐れがある。したがって、第2の電圧は相転移後、電圧を徐々に下げながら電圧を0Vにするのが好ましい。このようにして、良好な配向性を得る。

【0058】本実施形態では、第1の電圧を印加する温度範囲と、第2の電圧を印加する温度範囲をできるだけ狭くして、直流電圧を印加することによる不純物イオンの界面への蓄積等に起因する配向への影響を抑える。また、冷却時に液晶に印加する第1の電圧、第2の電圧の大きさを等しくすることで、液晶にかかる直流成分の偏りを打ち消すことができる。

【0059】

【実施例】〔実施例1〕本実施例では液晶材料にクラリアントジャパン社製の強誘電性液晶R2402を用いた。この液晶の相転移温度は、等方相/キラルネマティック相=88.6~85.9℃、キラルネマティック相/キラルスメクティックC相65.8℃(カタログ値)である。

【0060】アクティブマトリクス基板に液晶材料を、毛細管現象を利用し注入し、UV硬化型の封止剤で注入口を封止した。

【0061】その後、図2に示すように単安定化処理を行った。単安定化処理開始温度は75.0℃で、この状態で180秒維持した後に冷却速度-1.2℃/minで冷却を開始した。冷却開始と同時に強誘電性液晶R2402に第1の電圧である+6Vの直流電圧を印加した。なお、ここで使用した温度調節器はMettler社のMettler FP80を使用した。

【0062】その後、キラルネマティック相-キラルスメクティックC相転移を開始する温度よりも1.0℃高い66.8℃で第2の電圧である-6Vの直流電圧を印加し、相転移させた。キラルスメクティックC相に転移してから62.0℃まで一定の大きさの直流電圧を印加しながら冷却した後に直流電圧を徐々に除去し、室温まで冷却することにより良好な配向性を得た。

【0063】〔比較例〕本比較例では、実施例1で用いた液晶パネルを、単一極性の直流電圧を加えながら単安定化処理をしたときの、液晶の配向状態を説明する。

【0064】CDR-FLCは一旦、単安定化処理を行った後に昇温し、キラルスメクティックC相より高温側の相、例えば等方相またはキラルネマティック相に転移させた後、電圧無印加で冷却させキラルスメクティックC相まで転移させると図13に示すようにFLC分子がラビング方向216に対して対称に傾いた2つの状態217をとってしまい、単安定状態が得られなくなってしまう。しかし、再度単安定化処理を施すことによって再び元の単安定状態を取り戻すことが可能である。



【0065】そこで、実施例1で使用した液晶表示装置を用いて、図3に示すような一方の極性の電圧だけを冷却時に加える単安定化処理を行うことにより、本発明による方法との比較を行った。

【0066】温度調節器はMettler社のMettler FP80を使用し、一旦キラルネマティック相75.0℃で180秒維持した後に冷却速度-1.2℃/minで冷却を開始した。なお、この時点では電圧は印加していない。

【0067】次に、キラルネマティック相-キラルスメクティックC相転移を開始する温度よりも1.0℃高い66.9℃で-6Vの直流電圧を印加し、相転移させた。そして、キラルスメクティックC相に転移後62.0℃で直流電圧を徐々に除去してから室温まで冷却し、単安定化処理を終了した。

【0068】この一方の極性の電圧だけを冷却時に加える単安定化処理後の液晶の配向を調べた。2枚の偏光板に液晶パネルを挟んだ構成で、偏光板の光軸のなす角度を調節して、配向不良を目立ちやすくして、実施例1に示す本発明の単安定化処理後の配向との比較を行い、配向不良の画素数が多いことを確認した。

【0069】〔実施例2〕本実施例では本発明の構成について図4～図6を用い、画素マトリクス回路とその周辺に設けられるドライバー回路の基本形態であるCMOS回路を同時に形成したアクティブマトリクス基板の作製方法を述べ、図7を用いてアクティブマトリクス基板から、アクティブマトリクス型液晶表示装置を作製する工程を説明する。

【0070】最初に、基板301上に下地膜として窒化酸化シリコン膜302aを50～500nm、代表的には100nmの厚さに形成した。窒化酸化シリコン膜302aは、SiH<sub>4</sub>とN<sub>2</sub>OとNH<sub>3</sub>を原料ガスとして作製されるものであり、含有する窒素濃度を25atomic%以上50atomic%未満となるようにした。その後、窒素雰囲気中で450～650℃の熱処理を施し、窒化酸化シリコン膜302aを緻密化した。

【0071】さらに窒化酸化シリコン膜302bを10.0～500nm、代表的には200nmの厚さに形成し、連続して非晶質半導体膜（図示せず）を20～80nmの厚さに形成した。本実施例では非晶質半導体膜としては非晶質シリコン膜を用いたが、微結晶シリコン膜や非晶質シリコンゲルマニウム膜を用いても良い。

【0072】そして特開平7-130652号公報（米国特許番号5,643,826号に対応）に記載された結晶化手段により非晶質シリコン膜を結晶化し、結晶質シリコン膜（図示せず）を形成した。同公報記載の技術は、非晶質シリコン膜の結晶化に際して、結晶化を助長する触媒元素（ニッケル、コバルト、ゲルマニウム、錫、鉛、パラジウム、鉄、銅から選ばれた一種または複数種の元素、代表的にはニッケル）を用いる結晶化手段である。具体的には、非晶質シリコン膜表面に触媒元素

を保持させた状態で加熱処理を行い、非晶質シリコン膜を結晶質シリコン膜に変化させるものである。

【0073】こうして結晶質シリコン膜を形成したら、エキシマレーザー光を照射することにより残存した非晶質成分の結晶化を行い、全体の結晶性を向上させる。なお、エキシマレーザー光はパルス発振型でも連続発振型でも良いが、ビーム形を線状に加工して照射することで大型基板にも対応できる。

【0074】次に、結晶質シリコン膜をパターンニングして、活性層303～306を形成し、さらにそれらを覆ってゲート絶縁膜307を形成した。ゲート絶縁膜307は、SiH<sub>4</sub>とN<sub>2</sub>Oとから作製される窒化酸化シリコン膜であり、ここでは10～200nm、好ましくは50～150nmの厚さで形成した。（図4（A））

【0075】次に、活性層303、306の全面と、活性層304、305の一部（チャネル形成領域を含む）を覆うレジストマスク308～311を形成した。そして、フォスフィン（PH<sub>3</sub>）を用いたイオンドープ法でn型を付与する不純物元素（本実施例ではリン）を添加して後にLov領域またはLoff領域となるn<sup>-</sup>領域312～314を形成した。この工程では、ゲート絶縁膜307を通してその下の活性層にリンを添加するために、加速電圧は6.5keVに設定した。活性層に添加されるリンの濃度は、2×10<sup>16</sup>～5×10<sup>18</sup>atoms/cm<sup>2</sup>の範囲にするのが好ましく、ここでは1×10<sup>18</sup>atoms/cm<sup>2</sup>とした。（図4（B））

【0076】次に、第1の導電膜315を、スパッタ法により窒化タンタル（Ta<sub>2</sub>N）で形成した。続いて、アルミニウム（Al）を主成分とする第2の導電膜316を、100～300nmの厚さに形成した。（図4（C））

【0077】そして、第2の導電膜をエッチングして配線317を形成した。本実施例の場合、第2の導電膜がAlであるので、リン酸溶液により下地であるTa<sub>2</sub>N膜との選択比が良好であった。さらに、第1の導電膜315と配線317の上に第3の導電膜318をタンタル（Ta）で100～400nm（本実施例では200nm）の厚さに形成した。なお、このタンタル膜の上にさらに窒化タンタル膜を形成しても構わない。（図4（D））

【0078】次に、レジストマスク319～324を形成し、第1の導電膜と第3の導電膜の一部をエッチング除去して、低抵抗な接続配線325、pチャネル型TFTのゲート配線326、画素マトリクス回路のゲート配線327を形成した。なお、導電膜328～330はnチャネル型TFTとなる領域上に残しておく。また、この接続配線325は、配線抵抗を極力小さくした部分（例えば、外部信号の入出力端子からドライバー回路の入出力端子までの配線部分）に形成する。但し、構造上、配線幅がある程度太くなってしまうので、微細な配

線を必要とする部分には不向きである。

【0079】上記第1の導電膜(Ta<sub>2</sub>N膜)と第2の導電膜(Ta膜)のエッチングはCF<sub>4</sub>とO<sub>2</sub>の混合ガスにより行うことができた。そして、レジストマスク319~324をそのまま残して、pチャネル型TFTが形成される活性層303の一部に、p型を付与する不純物元素を添加する工程を行った。ここではボロンをその不純物元素として、ジボラン(B<sub>2</sub>H<sub>6</sub>)を用いてイオンドーブ法(勿論、イオンインプランテーション法でも良い)で添加した。ボロンの添加濃度は $5 \times 10^{20} \sim 3 \times 10^{21}$  atoms/cm<sup>3</sup>(本実施例では $2 \times 10^{21}$  atoms/cm<sup>3</sup>)とした。そして、ボロンが高濃度に添加されたp<sup>+</sup>領域331、332を形成した。(図5(A))

【0080】なお、この工程において、レジストマスク319~324をマスクとしてゲート絶縁膜307をエッチングし、活性層303の一部を露出させた後、ボロンを添加する工程を行っても良い。その場合、加速電圧が低くて済むため、活性層に与えるダメージも少ないし、スループットも向上する。

【0081】次に、レジストマスク319~324を除去した後、新たにレジストマスク333~338を形成した。これはnチャネル型TFTのゲート配線を形成するためのものであり、ドライエッチング法によりnチャネル型TFTのゲート配線339~341が形成された。このときゲート配線339、340はn<sup>+</sup>領域312~314の一部と重なるように形成した。(図5(B))

【0082】次に、レジストマスク333~338を除去した後、新たにレジストマスク342~346を形成した。レジストマスク344、346はnチャネル型TFTのゲート配線340、341とn<sup>+</sup>領域の一部を覆う形で形成した。

【0083】そして、n型を付与する不純物元素(本実施例ではリン)を $1 \times 10^{20} \sim 1 \times 10^{21}$  atoms/cm<sup>3</sup>(本実施例では $5 \times 10^{20}$  atoms/cm<sup>3</sup>)の濃度で添加して活性層304~306にn<sup>+</sup>領域347~353を形成した。(図5(C))

【0084】なお、この工程において、レジストマスク342~346を用いてゲート絶縁膜307をエッチング除去し、活性層304~306の一部を露出させた後、リンを添加する工程を行っても良い。その場合、加速電圧が低くて済むため、活性層に与えるダメージも少ないし、スループットも向上する。

【0085】次に、レジストマスク342~346を除去し、画素マトリクス回路のnチャネル型TFTとなる活性層306にn型を付与する不純物元素(本実施例ではリン)を添加する工程を行った。こうして前記n<sup>+</sup>領域の1/2~1/10の濃度(具体的には $1 \times 10^{16} \sim 5 \times 10^{18}$  atoms/cm<sup>3</sup>)でリンが添加されたn<sup>+</sup>領域354~357を形成した。

【0086】また、この工程ではゲート配線で隠された不純物領域358~360を除いて全ての不純物領域にn<sup>+</sup>の濃度でリンが添加された。実際、その濃度は非常に低濃度であるため無視して差し支えない。但し、厳密には359、360で示される領域がn<sup>+</sup>領域であるのに対し、361、362で示される領域は(n<sup>+</sup>+n<sup>+</sup>)領域となり、前記n<sup>+</sup>領域359、360よりも若干高い濃度でリンを含む。(図6(A))

【0087】次に、100~400nm厚の保護絶縁膜363をプラズマCVD法でSiH<sub>4</sub>、N<sub>2</sub>O、NH<sub>3</sub>を原料とした窒化酸化シリコン膜で形成した。この窒化酸化シリコン膜中の含有水素濃度は1~30atomic%となるように形成することが望ましかった。保護絶縁膜364としては、他にも酸化シリコン膜、窒化シリコン膜またはそれらを組み合わせた積層膜を用いることができる。

【0088】その後、それぞれの濃度で添加されたn型またはp型を付与する不純物元素を活性化するために熱処理工程を行った。この工程はファーンズアニール法、レーザアニール法、またはラピッドサーマルアニール法(RTA法)で行うことができる。ここではファーンズアニール法で活性化工程を行った。加熱処理は、窒素雰囲気中において300~650℃、好ましくは400~550℃、ここでは450℃、2時間の熱処理を行った。

【0089】さらに、3~100%の水素を含む雰囲気中で、300~450℃で1~12時間の熱処理を行い、活性層を水素化する工程を行った。この工程は熱的に励起された水素により半導体層のダングリングボンドを終端する工程である。水素化の他の手段として、プラズマ水素化(プラズマにより励起された水素を用いる)を行っても良い。(図6(B))

【0090】活性化工程を終えたら、保護絶縁膜363の上に0.5~1.5μm厚の層間絶縁膜364を形成した。前記保護絶縁膜363と層間絶縁膜364とでなる積層膜を第1の層間絶縁膜とした。

【0091】その後、それぞれのTFTのソース領域またはドレイン領域に達するコンタクトホールが形成され、ソース配線365~368と、ドレイン配線369~372を形成した。なお、図示されていないがCMOS回路を形成するためにドレイン配線369と370は同一配線として接続されている。また、入出力端子間、回路間を結ぶ接続配線373、374も同時に形成した。なお、図示していないが本実施例ではこの電極を、Ti膜を100nm、Tiを含むアルミニウム膜300nm、Ti膜150nmをスパッタ法で連続して形成した3層構造の積層膜とした。

【0092】次に、パッシベーション膜375として、窒化シリコン膜、酸化シリコン膜、または窒化酸化シリコン膜で50~500nm(代表的には200~300

nm)の厚さで形成した。パッシベーション膜375はプラズマCVD法で $\text{SiH}_4$ 、 $\text{N}_2\text{O}$ 、 $\text{NH}_3$ から形成される窒化酸化シリコン膜、または $\text{SiH}_4$ 、 $\text{N}_2$ 、 $\text{NH}_3$ から作製される窒化シリコン膜で形成すれば良い。

【0093】まず、膜の形成に先立って $\text{N}_2\text{O}$ 、 $\text{N}_2$ 、 $\text{NH}_3$ 等を導入してプラズマ水素化処理により水素化の工程を行った。プラズマ処理により励起された水素は第1の層間絶縁膜中に供給され、基板を200~400℃に加熱しておけば、その水素を下層側にも拡散させて活性層を水素化することができた。このパッシベーション膜の作製条件は特に限定されるものではないが、緻密な膜とすることが望ましい。

【0094】また、パッシベーション膜を形成した後に、さらに水素化工程を行っても良い。例えば、3~100%の水素を含む雰囲気中で、300~450℃で1~12時間の熱処理を行うと良く、あるいはプラズマ水素化法を用いても同様の効果が得られた。なお、ここで後に画素電極とドレイン配線を接続するためのコンタクトホールを形成する位置において、パッシベーション膜375に開口部を形成しておいても良い。

【0095】その後、有機樹脂からなる第2の層間絶縁膜376を約1 $\mu\text{m}$ の厚さに形成した。有機樹脂としては、ポリイミド、アクリル、ポリアミド、ポリイミドアミド、BCB(ベンゾシクロブテン)等を使用することができる。有機樹脂膜を用いることの利点は、成膜方法が簡単である点や、比誘電率が低いので、寄生容量を低減できる点、平坦性に優れる点などが上げられる。なお上述した以外の有機樹脂膜や有機系 $\text{SiO}_2$ 化合物などを用いることもできる。ここでは、基板に塗布後、熱重合するタイプのポリイミドを用い、300℃で焼成して形成した。

【0096】次に、画素マトリクス回路となる領域において、第2の層間絶縁膜376上に遮蔽膜377を形成した。遮蔽膜377はアルミニウム(Al)、チタン(Ti)、タンタル(Ta)から選ばれた元素またはいずれかを主成分とする膜で100~300nmの厚さに形成した。なお、第2の層間絶縁膜376上に酸化シリコン膜等の絶縁膜を5~50nm形成しておくこと、この上に形成する遮蔽膜の密着性を高めることができた。また、有機樹脂で形成した第2の層間絶縁膜376の表面に $\text{CF}_4$ ガスを用いたプラズマ処理を施すと、表面改質により膜上に形成する遮蔽膜の密着性を向上させることができた。

【0097】また、遮蔽膜だけでなく、他の接続配線を形成することも可能である。例えば、ドライバー回路内で回路間をつなぐ接続配線を形成できる。但し、その場合は遮蔽膜または接続配線を形成する材料を成膜する前に、予め第2の層間絶縁膜にコンタクトホールを形成しておく必要がある。

【0098】次に、遮蔽膜377の表面に陽極酸化法に

より10~100nm(好ましくは15~75nm)の厚さの陽極酸化膜378を形成した。本実施例では遮蔽膜377としてアルミニウム膜またはアルミニウムを主成分とする膜を用いたため、陽極酸化膜378として酸化アルミニウム膜(アルミナ膜)が形成された。

【0099】陽極酸化処理に際して、まず十分にアルカリイオン濃度の小さい酒石酸エチレングリコール溶液を作製した。これは15%の酒石酸アンモニウム水溶液とエチレングリコールとを2:8で混合した溶液であり、これにアンモニア水を加え、pHが7±0.5となるように調節した。そして、この溶液中に陰極となる白金電極を設け、遮蔽膜377が形成されている基板を溶液に浸し、遮蔽膜377を陽極として、一定(数mA~数百mA)の直流電流を流した。電流密度は、1.0mA/cm<sup>2</sup>~20.0mA/cm<sup>2</sup>の範囲に制御しながら、陽極酸化を行うことが好ましい。

【0100】本実施例では、1枚の基板に100mAの電流を流し、単位時間あたりの電圧値を87~430V/minとした。溶液中の陰極と陽極との間の電圧は酸化膜の成長に従い時間と共に変化するが、電流が一定となるように電圧を調整し、35Vとなったところで終了した。本実施例の陽極酸化工程時間は7秒であった。

【0101】このようにして遮蔽膜377の端部側面には厚さ20~30nmの陽極酸化膜378を形成することができた。なお、ここで示した陽極酸化法に係わる数値は一例にすぎず、作製する素子の大きさ等によって当然最適値は変化するものである。

【0102】また、ここでは遮蔽膜表面のみに絶縁膜を設ける構成としたが、絶縁膜をプラズマCVD法、熱CVD法またはスパッタ法などの気相法によって形成しても良い。その場合も膜厚は30~150nm(好ましくは50~75nm)とすることが好ましい。また、酸化シリコン膜、窒化シリコン膜、窒化酸化シリコン膜、DLC(Diamond like carbon)膜または有機樹脂膜を用いても良い。さらに、これらを組み合わせた積層膜を用いても良い。

【0103】次に、第2の層間絶縁膜376、パッシベーション膜375にドレイン配線372に達するコンタクトホールを形成し、画素電極379を形成した。なお、画素電極380、381はそれぞれ隣接する別の画素の画素電極である。画素電極379~381は、透過型液晶表示装置とする場合には透明導電膜を用い、反射型の液晶表示装置とする場合には反射性を有する金属膜(例えば、アルミニウム、銀、Al-Ag合金等)を用いれば良い。ここでは透過型の液晶表示装置とするために、酸化インジウム・スズ(ITO)膜を100nmの厚さにスパッタ法で形成した。

【0104】また、この時、画素電極379と遮蔽膜377とが陽極酸化膜378を介して重なった領域382が保持容量を形成した。

【0105】こうして同一基板上に、ドライバー回路となるCMOS回路と画素マトリクス回路とを有したアクティブマトリクス基板が完成した。なお、ドライバー回路にはpチャネル型TFT501、nチャネル型TFT502、503が形成され、画素マトリクス回路にはnチャネル型TFTでなる画素TFT504が形成された。(図6(C))

【0106】CMOS回路のpチャネル型TFT501には、チャネル形成領域401、ソース領域402、ドレイン領域403がそれぞれp<sup>+</sup>領域で形成された。

【0107】また、nチャネル型TFT502には、チャネル形成領域404、ソース領域405、ドレイン領域406、そしてチャネル形成領域の片側にLov領域407が形成された。この時、ソース領域405は、(n<sup>+</sup>+n<sup>-</sup>)領域、ドレイン領域406は(n<sup>+</sup>+n<sup>-</sup>+n<sup>-</sup>)領域でそれぞれ形成され、Lov領域407はn<sup>-</sup>領域で形成された。また、Lov領域407はゲート配線と全部重なって形成された。

【0108】また、nチャネル型TFT503には、チャネル形成領域408、ソース領域409、ドレイン領域410、そしてチャネル形成領域の両側にLov領域411a、412aおよびLoff領域411b、412bが形成された。この時、ソース領域409、ドレイン領域410は(n<sup>+</sup>+n<sup>-</sup>+n<sup>-</sup>)領域、Lov領域411a、412aはn<sup>-</sup>領域、Loff領域411b、412bは(n<sup>+</sup>+n<sup>-</sup>)領域でそれぞれ形成された。なお、この構造ではLDD領域の一部がゲート配線と重なるように配置されたために、Lov領域とLoff領域が実現されている。

【0109】また、画素TFT504には、チャネル形成領域413、414、ソース領域415、ドレイン領域416、Loff領域417~420、Loff領域418、419に接したn<sup>+</sup>領域421が形成された。この時、ソース領域415、ドレイン領域416はそれぞれ(n<sup>+</sup>+n<sup>-</sup>)領域で形成され、Loff領域417~420はn<sup>+</sup>領域で形成された。

【0110】本実施例では、画素マトリクス回路およびドライバー回路が要求する回路仕様に応じて各回路を形成するTFTの構造を最適化し、半導体装置の動作性能および信頼性を向上させることができた。具体的には、nチャネル型TFTは回路仕様に応じてLDD領域の配置を異ならせ、Lov領域またはLoff領域を使い分けることによって、同一基板上に高速動作またはホットキャリア対策を重視したTFT構造と低オフ電流動作を重視したTFT構造とを実現した。

【0111】例えば、アクティブマトリクス型液晶表示装置の場合、nチャネル型TFT502は高速動作を重視するシフトレジスタ回路、分周波回路、信号分割回路、レベルシフタ回路、バッファ回路などのロジック回路に適している。即ち、チャネル形成領域の片側(ドレイン領域側)のみにLov領域を配置することで、できる

だけ抵抗成分を低減させつつホットキャリア対策を重視した構造となっている。これは上記回路群の場合、ソース領域とドレイン領域の機能が変わらず、キャリア(電子)の移動する方向が一定だからである。但し、必要に応じてチャネル形成領域の両側にLov領域を配置することもできる。

【0112】また、nチャネル型TFT503はホットキャリア対策と低オフ電流動作の双方を重視するサンプリング回路(サンプルホールド回路)に適している。即ち、Lov領域を配置することでホットキャリア対策とし、さらにLoff領域を配置することで低オフ電流動作を実現した。また、サンプリング回路はソース領域とドレイン領域の機能が反転してキャリアの移動方向が180°変わるため、ゲート配線を中心に線対称となるような構造としなければならない。なお、場合によってはLov領域のみとすることもありうる。

【0113】また、nチャネル型TFT504は低オフ電流動作を重視した画素マトリクス回路、サンプリング回路(サンプルホールド回路)に適している。即ち、オフ電流値を増加させる要因となりうるLov領域を配置せず、Loff領域のみを配置することで低オフ電流動作を実現している。また、ドライバー回路のLDD領域よりも低い濃度のLDD領域をLoff領域として用いることで、多少オン電流値が低下しても徹底的にオフ電流値を低減する対策を打っている。さらに、n<sup>+</sup>領域321はオフ電流値を低減する上で非常に有効であることが確認されている。

【0114】また、チャネル長3~7μmに対してnチャネル型TFT502のLov領域407の長さ(幅)は0.5~3.0μm、代表的には1.0~1.5μmとすれば良い。また、nチャネル型TFT503のLov領域411a、412aの長さ(幅)は0.5~3.0μm、代表的には1.0~1.5μm、Loff領域411b、412bの長さ(幅)は1.0~3.5μm、代表的には1.5~2.0μmとすれば良い。また、画素TFT504に設けられるLoff領域417~420の長さ(幅)は0.5~3.5μm、代表的には2.0~2.5μmとすれば良い。

【0115】さらに、pチャネル型TFT501は自己整合(セルフアライン)的に形成され、nチャネル型TFT502~504は非自己整合(ノンセルフアライン)的に形成されている点も特徴の一つである。

【0116】続いてアクティブマトリクス基板から、アクティブマトリクス型液晶表示装置を作製する工程を説明する。

【0117】図7に示すように、図6(C)の状態の基板に対し、配向膜601を形成する。通常液晶表示素子の配向膜にはポリイミド樹脂が多く用いられている。対向側の基板602には、透明導電膜からなる対向電極603と、配向膜604とを形成した。配向膜を形成した

後、ラビング処理を施して液晶分子がある一定のプレチルト角を持って配向するようにした。そして、画素マトリクス回路と、CMOS回路が形成されたアクティブマトリクス基板と対向基板とを、公知のセル組み工程によってシール材やスペーサ（共に図示せず）などを介して貼りあわせる。その後、両基板の間に液晶材料605を注入し、封止剤（図示せず）によって完全に封止した。液晶材料には公知のスメクティック相を有する液晶材料を用いれば良い。本実施例では液晶材料にクラリアントジャパン社製の強誘電性液晶R2402を用いた。

【0118】続いて、図2に示すように単安定化処理を行った。単安定化処理開始温度は75.0℃で、この状態で180秒維持した後に冷却速度-1.2℃/minで冷却を開始した。冷却開始と同時に強誘電性液晶R2402に第1の電圧である+6Vの直流電圧を印加した。なお、液晶への電圧印加は駆動回路を用いて、画素すべてに同時に直流電圧を印加できるようにした。

【0119】その後、キラルネマティック相-キラルスメクティックC相転移を開始する温度よりも1.0℃高い66.8℃で第2の電圧である-6Vの直流電圧を印加し、相転移させた。キラルスメクティックC相に転移してから62.0℃まで一定の大きさの直流電圧を印加しながら冷却した後に直流電圧を徐々に除去し、室温まで冷却することにより良好な配向性を得た。このようにして図7に示すアクティブマトリクス型液晶表示装置が完成した。

【0120】本実施例では保持容量の誘電体として比誘電率が7〜9と高いアルミナ膜を用いたことで、保持容量を大きくすることが可能である。したがって、液晶材料に自発分極を有するスメクティック液晶を用いても自発分極の反転に伴う電圧の降下量を小さくすることができる。

【0121】〔実施例3〕実施例2で作製した液晶表示装置の斜視図を図8に示す。尚、図8は、図4〜図6の断面構造図と対応付けるため、共通の符号を用いている。

【0122】アクティブマトリクス基板は、ガラス基板301上に形成された、画素マトリクス回路1401と、走査（ゲート）線駆動回路1402と、信号（ソース）線駆動回路1403で構成される。画素マトリクス回路の画素TFT504はnチャネル型TFTであり、周辺に設けられるドライバー回路はCMOS回路を基本として構成されている。走査（ゲート）線駆動回路1402と、信号（ソース）線駆動回路1403はそれぞれゲート配線341とソース配線368で画素マトリクス回路1401に接続されている。また、FPC1404が接続された外部入出力端子1405からドライバー回路の入出力端子までの接続配線1407、1408が設けられている。

【0123】〔実施例4〕上記実施例1乃至3のいずれ

かを実施して形成された液晶表示装置は様々な電気光学装置に用いることができる。即ち、それら電気光学装置を表示部に組み込んだ電子機器全てに本発明を適用できる。

【0124】その様な電子機器としては、ビデオカメラ、デジタルカメラ、プロジェクター、ヘッドマウントディスプレイ（ゴーグル型ディスプレイ）、カーナビゲーション、カーステレオ、パーソナルコンピュータ、携帯情報端末（モバイルコンピュータ、携帯電話または電子書籍等）などが挙げられる。それらの一例を図9、図10及び図11に示す。

【0125】図9（A）はパーソナルコンピュータであり、本体2001、画像入力部2002、表示部2003、キーボード2004等を含む。本発明を表示部2003に適用することができる。

【0126】図9（B）はビデオカメラであり、本体2101、表示部2102、音声入力部2103、操作スイッチ2104、バッテリー2105、受像部2106等を含む。本発明を表示部2102に適用することができる。

【0127】図9（C）はモバイルコンピュータ（モバイルコンピュータ）であり、本体2201、カメラ部2202、受像部2203、操作スイッチ2204、表示部2205等を含む。本発明は表示部2205に適用できる。

【0128】図9（D）はゴーグル型ディスプレイであり、本体2301、表示部2302、アーム部2303等を含む。本発明は表示部2302に適用することができる。

【0129】図9（E）はプログラムを記録した記録媒体（以下、記録媒体と呼ぶ）を用いるプレーヤーであり、本体2401、表示部2402、スピーカ部2403、記録媒体2404、操作スイッチ2405等を含む。なお、このプレーヤーは記録媒体としてDVD（Digital Versatile Disc）、CD等を用い、音楽鑑賞や映画鑑賞やゲームやインターネットを行うことができる。本発明は表示部2402に適用することができる。

【0130】図9（F）はデジタルカメラであり、本体2501、表示部2502、接眼部2503、操作スイッチ2504、受像部（図示しない）等を含む。本発明を表示部2502に適用することができる。

【0131】図10（A）はフロント型プロジェクターであり、投射装置2601、スクリーン2602等を含む。本発明は投射装置2601の一部を構成する液晶表示装置2808に適用することができる。

【0132】図10（B）はリア型プロジェクターであり、本体2701、投射装置2702、ミラー2703、スクリーン2704等を含む。本発明は投射装置2702の一部を構成する液晶表示装置2808に適用す

ることができる。

【0133】なお、図10(C)は、図10(A)及び図10(B)中における投射装置2601、2702の構造の一例を示した図である。投射装置2601、2702は、光源光学系2801、ミラー2802、2804～2806、ダイクロイックミラー2803、プリズム2807、液晶表示装置2808、位相差板2809、投射光学系2810で構成される。投射光学系2810は、投射レンズを含む光学系で構成される。本実施例は三板式の例を示したが、特に限定されず、例えば単板式であってもよい。また、図10(C)中において矢印で示した光路に実施者が適宜、光学レンズや、偏光機能を有するフィルムや、位相差を調節するためのフィルム、IRフィルム等の光学系を設けてもよい。

【0134】また、図10(D)は、図10(C)中における光源光学系2801の構造の一例を示した図である。本実施例では、光源光学系2801は、リフレクター2811、光源2812、レンズアレイ2813、2814、偏光変換素子2815、集光レンズ2816で構成される。なお、図10(D)に示した光源光学系は一例であって特に限定されない。例えば、光源光学系に実施者が適宜、光学レンズや、偏光機能を有するフィルムや、位相差を調節するフィルム、IRフィルム等の光学系を設けてもよい。

【0135】ただし、図10に示したプロジェクターにおいては、透過型の電気光学装置を用いた場合を示しており、反射型の電気光学装置での適用例は図示していない。

【0136】図11(A)は携帯電話であり、本体2901、音声出力部2902、音声入力部2903、表示部2904、操作スイッチ2905、アンテナ2906等を含む。本発明を表示部2904に適用することができる。

【0137】図11(B)は携帯書籍(電子書籍)であり、本体3001、表示部3002、3003、記憶媒体3004、操作スイッチ3005、アンテナ3006等を含む。本発明は表示部3002、3003に適用することができる。

【0138】図11(C)はディスプレイであり、本体3101、支持台3102、表示部3103等を含む。本発明は表示部3103に適用することができる。

【0139】以上の様に、本発明の適用範囲は極めて広く、あらゆる分野の電子機器に適用することが可能である。また、本実施例の電子機器は実施例1～3のどのような組み合わせからなる構成を用いても実現することができる。

【0140】以上の様に、本発明の適用範囲は極めて広く、あらゆる分野の電子機器に適用することが可能である。そして本発明を用いることにより、動画ボケ、表示ちらつきを抑えた良好な表示状態が得ることができる。

【0141】〔実施例5〕本実施例においては、実施例1～実施例3により単安定化した液晶表示パネルにおいて、第1の電圧に対する液晶の配向の様子を示す。図17は、第1の電圧を変化させたときの液晶パネルを光学顕微鏡で観察したときの表面写真(画素数42×31、なお、全体の画素数は320×240である。)を示す。これらの液晶パネルは、単安定化処理開始温度を75.0℃とし、この状態で180秒維持した後に冷却速度-1.2℃/minで冷却を開始し、冷却開始と同時に強誘電性液晶R2402に第1の電圧を印加した。なお、図17(A)、図17(B)及び図17(C)の液晶パネルは、それぞれ第1の印加電圧を+1V、+2V及び+5Vとした。その後、キラルネマティック相-キラルスメクティックC相転移を開始する温度よりも0.7℃高い66.5℃で第2の電圧である-6Vの直流電圧を印加し、相転移させた。その後、キラルスメクティックC相に転移してから61.0℃まで一定の大きさの直流電圧を印加しながら冷却した後に直流電圧を徐々に除去して作製したものである。

【0142】図17において、白色の縞の部分が、配向不良の部分である。第1の電圧の絶対値が第2の電圧の絶対値に近づくほど、配向不良を示す白色縞が減少していることがわかる。

【0143】次に、図18について説明する。図18は、図17(A)～図17(C)に示した液晶パネルの配向不良の画素数を示す。図17より、第1の電圧の絶対値が第2の電圧の絶対値に近づくほど、すなわち、第1の電圧と第2の電圧のそれぞれの絶対値の差が0に近いほど、液晶の配向不良が減少していることがわかる。このことから、本発明の単安定化を行うことにより、従来の単安定化において不純物イオン等の存在により界面に蓄積された電荷由来の、液晶の配向不良を減少することができる。好ましくは、第1の電圧の絶対値と第2の電圧の絶対値とを等しくすることにより、更に配向不良を減少させることができる。以上のことにより、実施例1～実施例3により作製した液晶表示装置を、実施例4の電子機器に応用することにより、動画ボケや表示ちらつきを抑えた良好な表示状態を有する電子機器を得ることができる。

【発明の効果】本発明は、単安定化時の冷却の際に少なくともキラルスメクティックC相の相転移が始まる直前までに印加する直流電圧を、キラルスメクティックC相への相転移が始まる直前から印加する直流電圧の極性と異なるものにすることによって、良好な配向性を実現した液晶表示装置を作製することができる。

【図面の簡単な説明】

【図1】単安定化処理の方法を示す図。

【図2】単安定化処理の方法を示す図。

【図3】単安定化処理の方法を示す図。

【図4】AM-LCDの作製工程を示す図。



【図5】AM-LCDの作製工程を示す図。

【図6】AM-LCDの作製工程を示す図。

【図7】アクティブマトリクス型液晶表示装置の断面構造図。

【図8】AM-LCDの外観を示す図。

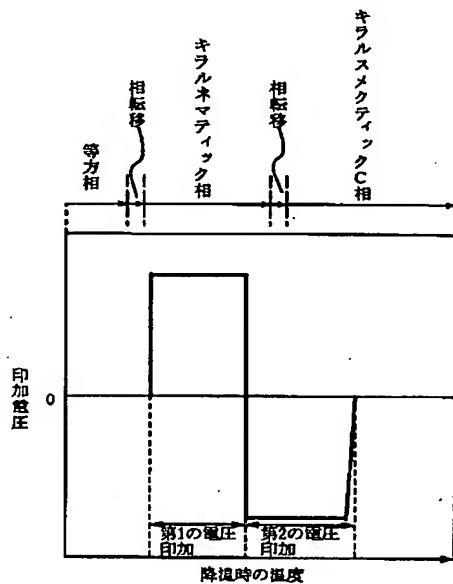
【図9】電子機器の一例を示す図。

【図10】電子機器の一例を示す図。

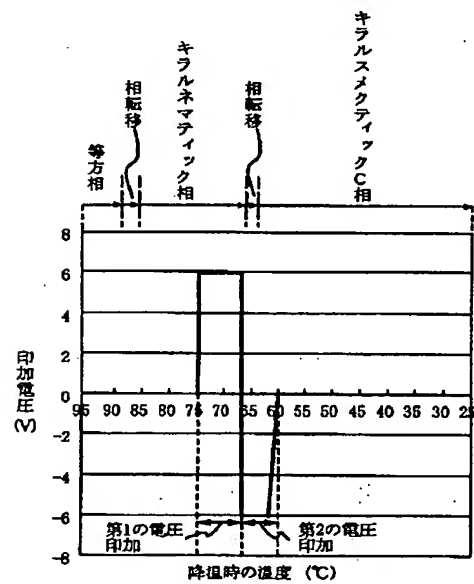
【図11】電子機器の一例を示す図。

【図12】強誘電性液晶の説明と双安定性を示す図。 \*

【図1】



【図2】



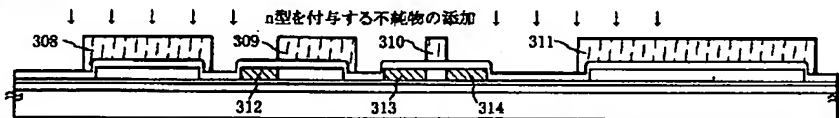
CDR-FLC R2402の単安定化処理

【図4】

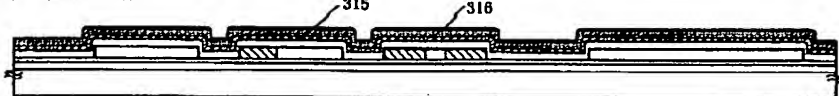
(A) 島状半導体膜、ゲート絶縁膜の形成



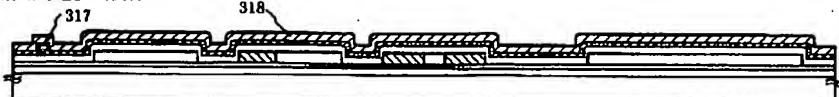
(B) n-領域の形成



(C) 接続配線用導電膜の形成

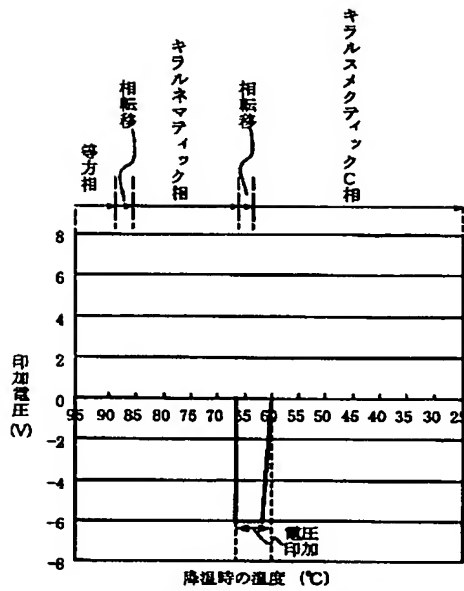


(D) ゲート配線用導電膜の形成



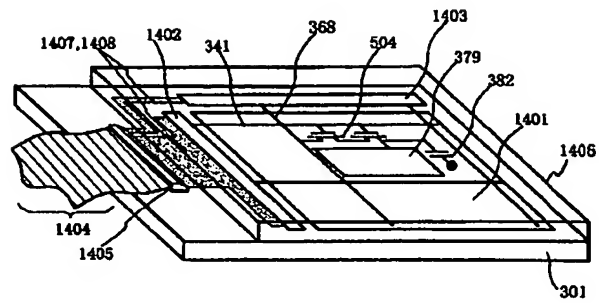


【図3】



CDR-FLC R2402の単安定化処理

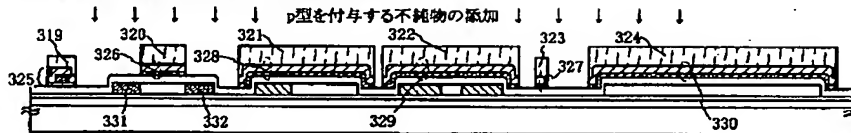
【図8】



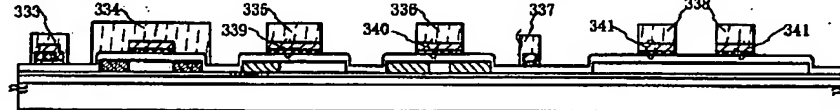
アクティブマトリクス基板  
 301:基板 341:ゲート配線 368:ソース配線  
 379:画素電極 382:保持容量  
 504:画素TFT  
 1401:ソースマトリクス回路  
 1402:走査線駆動回路 1403:信号線駆動回路  
 1404:FPC 1405:外部入出力端子 1406:対向基板  
 1407:配線1408:配線

【図5】

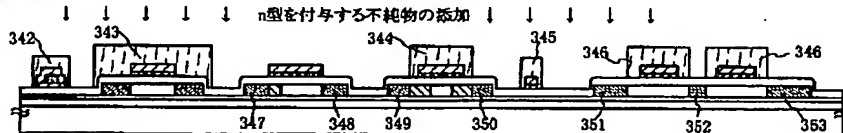
(A) p-chゲート配線の形成、接続配線の形成、p++領域の形成



(B) n-chゲート配線の形成



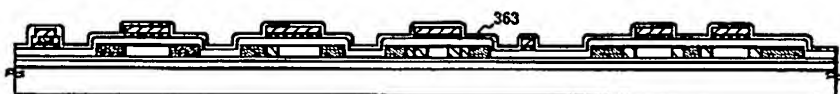
(C) n+領域の形成



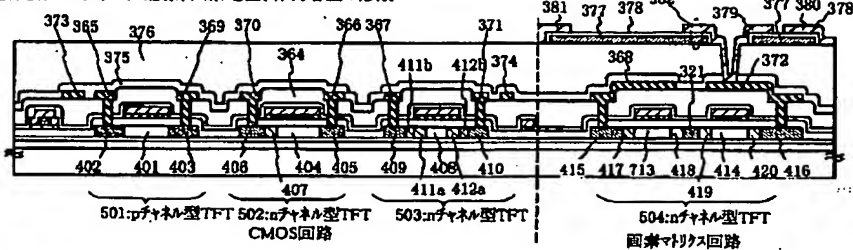
【図6】

(A) n<sup>+</sup>領域の形成

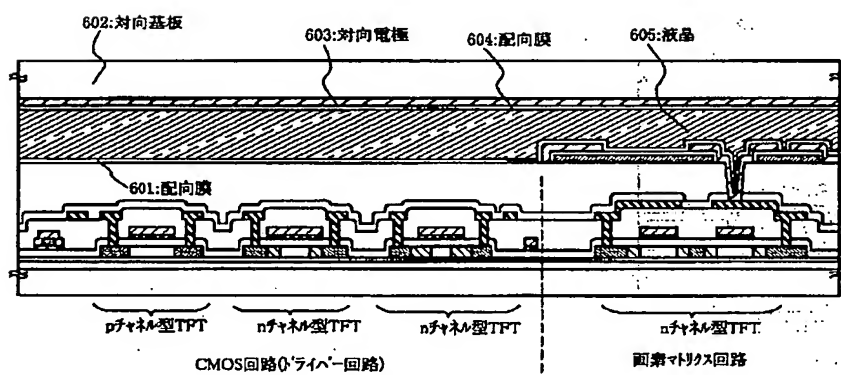
(B) 熱活性化



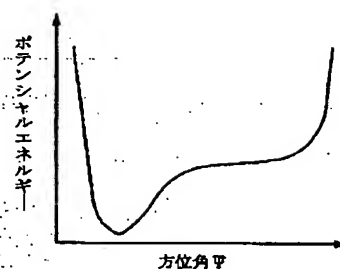
(C) 層間絶縁膜、ソース/ドレイン配線、画素電極、保持容量の形成



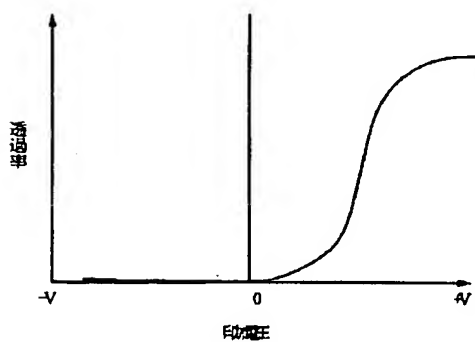
【図7】



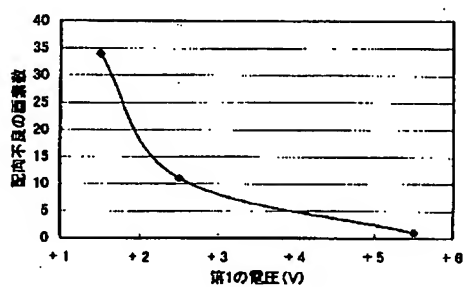
【図15】



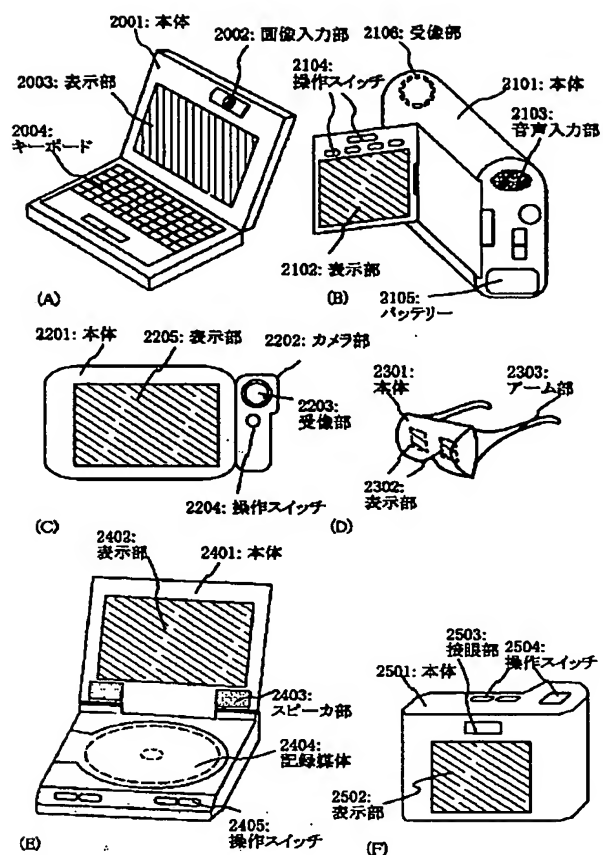
【図16】



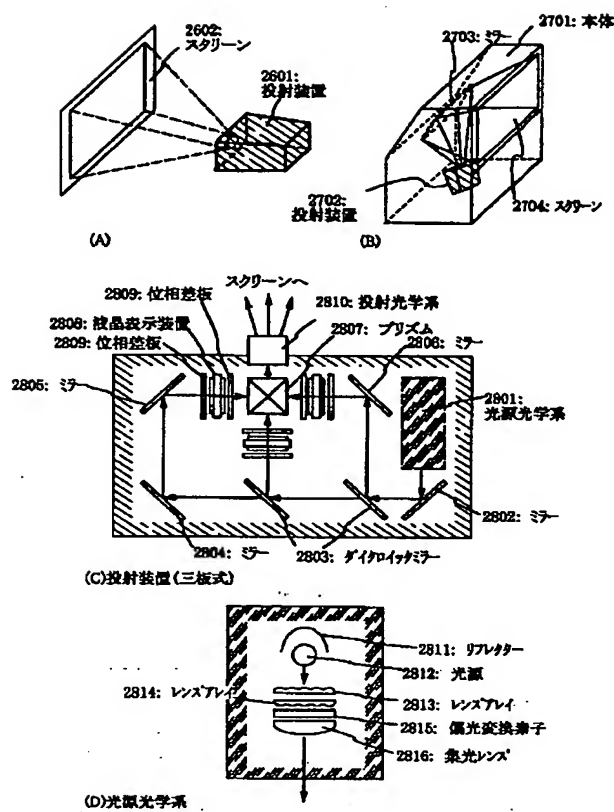
【図18】



【図9】

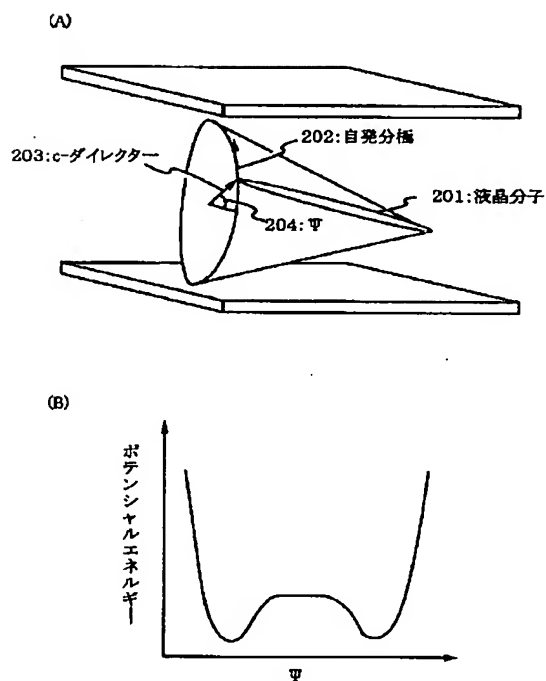
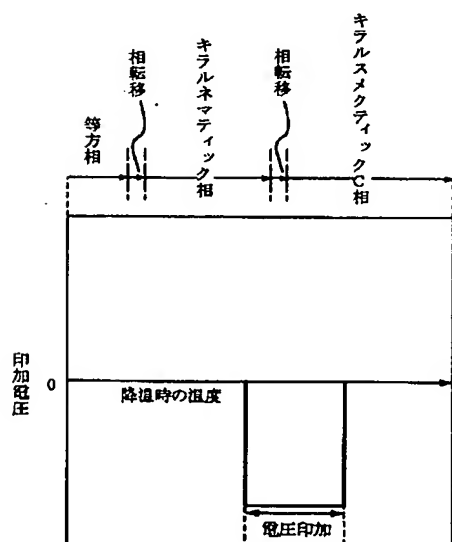


【図10】

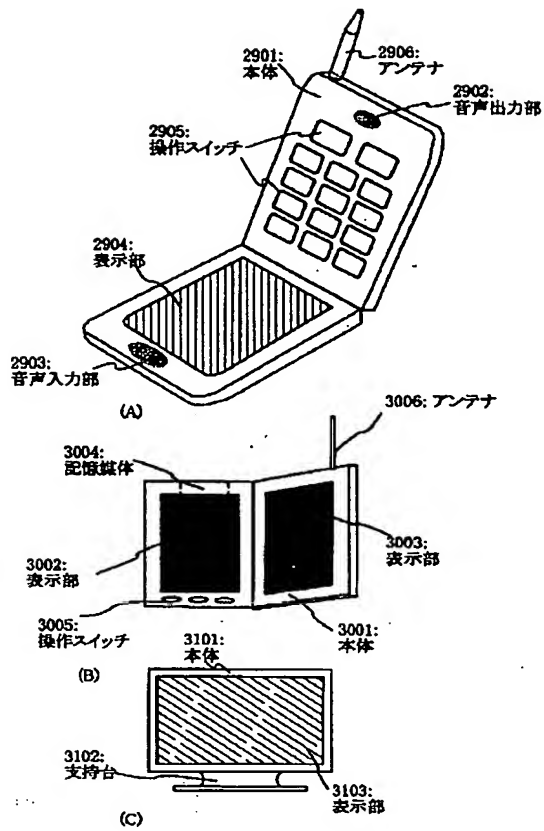


【図12】

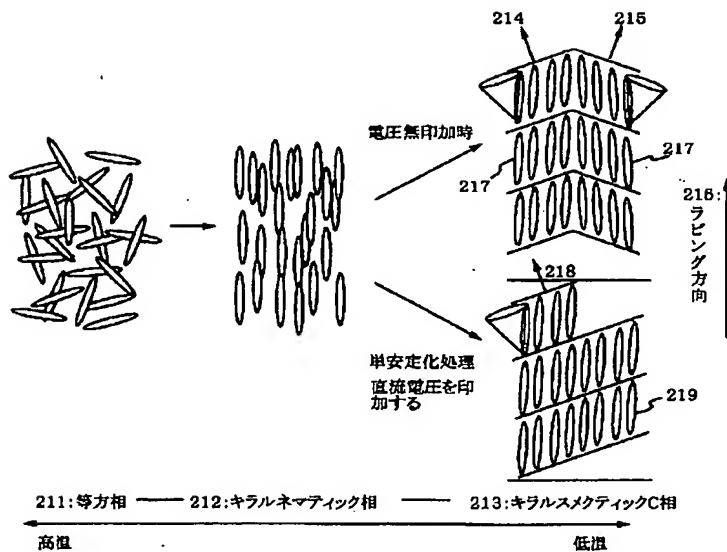
【図14】



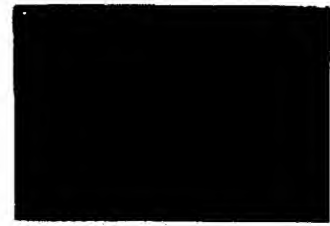
【図11】



【図13】



【図17】

(A) 第1の電圧 +1V  
配向不良要素数 34 (倍率 36.5)(B) 第1の電圧 +2V  
配向不良要素数 11 (倍率 36.5)(C) 第1の電圧 +5V  
配向不良要素数 1 (倍率 36.5)

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☒ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**